

(54) MOS TRANSISTOR

(11) 1-64262 (A) (43) 10.3.1989 (19) JP

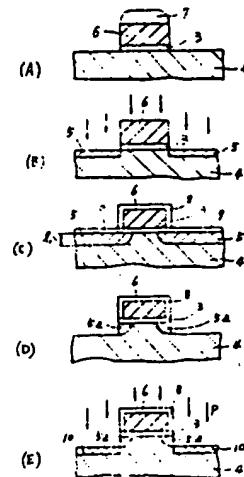
(21) Appl. No. 62-219092 (22) 3.9.1987

(71) VICTOR CO OF JAPAN LTD (72) RAIJIROU KUGI

(51) Int. Cl. H01L29/78

PURPOSE: To obtain high controllability and uniformity, by arranging at least a drain among a drain and a source via a low concentration impurity diffusion layer formed on a semiconductor substrate of the lower part of a gate insulating film end-portion with respect to the gate insulating layer.

CONSTITUTION: Without eliminating a photo resist 7, the gate insulating film 3 of a source and drain region is eliminated. A photo resist 7 is eliminated, and phosphorus P as impurity is ion-implanted to form a low concentration impurity diffusion layer 5. Then impurity diffusion, and wet oxidation of the surface of a polysilicon gate 6 are performed, and nitrogen annealing is successively performed to form the low concentration impurity diffusion layer 5 being *l*, deep, and silicon oxide films 8, 9. Then the silicon oxide film 9 is eliminated, and the exposed surface of a substrate 4, and the source and drain region are subjected to etching. Successively, phosphorus P as impurity is ion-implanted, and a high concentration impurity diffusion layer 10 is formed in a region turning to the source and drain.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭64-64262

⑫ Int. Cl.

H 01 L 29/78

識別記号

301

府内整理番号

Z-8422-5F

⑬ 公開 昭和64年(1989)3月10日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 MOSトランジスタ

⑮ 特願 昭62-219092

⑯ 出願 昭62(1987)9月3日

⑰ 発明者 久我雷二郎 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ピクタ
ー株式会社内

⑱ 出願人 日本ピクター株式会社 神奈川県横浜市神奈川区守屋町3丁目12番地

明細書

1. 発明の名称

MOSトランジスタ

2. 特許請求の範囲

ドレイン及びソースのうち、少なくともドレインが、ゲート絶縁膜に対して、前記ゲート絶縁膜端部下方の半導体基板内に形成された低濃度不純物拡散層を介して設けられたことを特徴とする
MOSトランジスタ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はMOSトランジスタに係り、特にドレイン接合付近の電界強度の集中を緩和した高信頼性MOSトランジスタに関する。

(従来の技術)

近年、半導体装置の微細化、高集成化に対する要求が益々強まり、これを構成する基本的な素子であるMOSトランジスタの微細化が急がれてい
る。

しかしながら、一般にMOSトランジスタにお

いては、使用上の制約からドレイン電圧を5V以下に下げられないため、ゲートの長さが約1.5μm以下、ドレイン接合の深さが約0.4μm以下になると、ドレイン接合のゲート側に著しい電界の集中が起こる。

この電界の集中により、ドレイン接合の空乏層内にホットキャリアが発生し、これがゲート絶縁膜内に入り込み、相互コンダクタンス、しきい値電圧等の変動を招き、使用時間の経過に伴うドレイン電流の低下の原因となるため、MOSトランジスタの信頼性を大きく損っている。

このホットキャリアの発生を防止するために、ドレインとチャンネルの間に低濃度不純物拡散層を設け、ドレイン接合のゲート側における電界の集中を緩和する構造が試みられている。この構造をLDD (Lightly Doped Drain-Source) 構造という。

第3図(A)乃至(C)は、従来技術によるMOSトランジスタのLDD構造の製造方法を示す要部断面図である。図図と共に従来技術のMO

SトランジスタのLDD構造の製造方法について述べる。尚、これは「超高速デバイス」倍風館(P. 151)を参考としている。

まず、シリコンよりなる半導体基板11上に設けられたゲート絶縁膜12上にゲート電極となるポリシリコンゲート13を形成し、第3図(A)に示す如く、不純物としてリンイオンPの注入を行い低濃度不純物拡散層14を形成する。

次に、第3図(B)に示す如く、気相成長法により酸化シリコン膜15を堆積する。

続いて、リアクティブイオンエッティングにより酸化シリコン膜15を異方性エッティングし、ポリシリコンゲート13の側面のみに酸化シリコンの側壁15aを残した後、第3図(C)に示す如く、この側壁15a及びポリシリコンゲート13をマスクとしてヒ素イオンAsの注入を行い高濃度不純物拡散層16を形成し、従来技術によるLDD構造の製造を終了する。

この構造において、ポリシリコンゲート13を挟んで一方の低濃度不純物拡散層14及び高濃度

不純物拡散層16がソースとなり、他方のそれがドレインとなる。

明が解決しようとする問題点)

ところで、LDD構造においてドレイン接合付近の電界強度分布は、低濃度不純物拡散層14の拡散の濃度、深さ及び第3図(C)に示すその長さ L_2 により決定され、これらは周囲に示す側壁15aの形状に大きく支配されている。

従って、従来技術によるLDD構造を有するMOSトランジスタの相互コンダクタンス及びドレイン耐圧は、この側壁15aの形状によって大きく支配されるのである。そして、この側壁15aの形状は、ポリシリコンゲート13の厚さ、酸化シリコン膜15の厚さ及び異方性エッティングの速度によって制御されるのであるが、この三者のうち、同一の半導体基板内及び各々の半導体基板間の不均一性、いわゆる“バラツキ”は、異方性エッティングの速度の不均一性によるものが著しく大きく、又気相成長法による酸化シリコン膜15の厚さについても、熱強化等によるものと比べると

かなり大きく、側壁15aを高精度、高均一性のもとで所望の形状に形成することは困難となっている。

従って、従来技術によるLDD構造のMOSトランジスタにおいては、相互コンダクタンス及びドレイン耐圧の制御性及び均一性が著しく低いという問題点がある。

そこで、本発明は上記従来技術の問題点を解決して、相互コンダクタンス及びドレイン耐圧において、高い制御性及び均一性を得ることができる構造の高信頼性MOSトランジスタを提供することを目的とする。

(問題点を解決するための手段)

本発明は上記の問題を解決するために、ドレン及びソースのうち、少なくともドレンがゲート絶縁膜に対して、前記ゲート絶縁膜端部下方の半導体基板内に形成された低濃度不純物拡散層を介して設けられたことを特徴とするMOSトランジスタを提供するものである。

(実施例)

第1図は本発明になるMOSトランジスタの一実施例を示す要部断面図である。第2図(A)乃至(E)は第1図に示すMOSトランジスタの主要製造工程を示す要部断面図である。以下、図と共に本発明になるMOSトランジスタについて説明する。

第1図において、1はソース、2はドレンである。ソース1及びドレン2はゲート絶縁膜3に対して、共にゲート絶縁膜3端部下方の半導体基板4内に設けられた低濃度不純物拡散層5aを介して設けられている。6はポリシリコンゲートである。

次に第2図(A)乃至(E)と共に第1図に示すMOSトランジスタの製造方法について説明する。

通常NチャンネルMOSトランジスタの製造工程にて、ポリシリコンゲート6をリアクティブイオンエッティング(以下、RIEと称する)にて形成した後、第2図(A)に示す如く、フォトレジ

スト7を除去せずに引き抜きソース1及びドレイン2の領域のゲート絶縁膜3をRIEにて除去する。

次に、フォトレジスト7を除去し、不純物としてリンPを 5×10^{13} 個/cm²の濃度でイオン注入し、第2図(B)に示す如く、低濃度不純物拡散層5を形成する。

この後、不純物拡散とポリシリコンゲート6の表面を酸化するために、800℃でのウェット酸化を10分間行い、続いて900℃での窒素アーニールを30分間行い、第2図(C)に示す如く、深さ l_1 に拡散した低濃度不純物拡散層5及び酸化シリコン膜8, 9を形成する。このとき、酸化シリコン膜8, 9の厚さは約800Å、酸化シリコン膜9の厚さは約300Åである。

次に、フッ素系ガス及び炭素を使用したRIEにて酸化シリコン膜9を除去する。ここで、膜厚の差のため酸化シリコン膜8は厚さ約500Åだけ残っている。引き抜き、塩素系ガスを使用し、RIEにて、第2図(D)にて示す如く、半導体

基板4の露出している表面、ソース1及びドレイン2の領域を約2000Åエッティングする。ここで、ポリシリコンゲート6は表面が酸化シリコン膜8で覆われているため、塩素系ガスを使用したRIEではエッティングされない。

続いて、不純物としてリンPを 5×10^{13} 個/cm²の濃度でイオン注入し、第2図(E)に示す如く、ソース1及びドレイン2となる領域に高濃度不純物拡散層10を形成する。

この後、不純物拡散及び表面酸化のため、900℃の熱酸化を30分間行い、第1図に示す如くの構造のMOSトランジスタを得る。

本実施例のMOSトランジスタは、第1図に示す構造をとることにより、動作時に低濃度不純物拡散層5aが空乏化し、チャンネルがこれを避けて形成されるため、電界の集中部分がゲート絶縁膜3から離れることから、発生したホットエレクトロンのゲート絶縁膜3への入り込みが防止され、従来のLDD構造のMOSトランジスタと同等の高信頼性が得られる。

4. 図面の簡単な説明

第1図は本発明になるMOSトランジスタの一実施例を示す要部断面図、第2図(A)乃至(E)は第1図に示すMOSトランジスタの主要製造工程を示す要部断面図、第3図(A)乃至(C)は従来技術によるMOSトランジスタのLDD構造の製造方法を示す要部断面図である。

1…ソース、2…ドレイン、3…ゲート絶縁膜、4…半導体基板、5…低濃度不純物拡散層、6…ポリシリコンゲート。

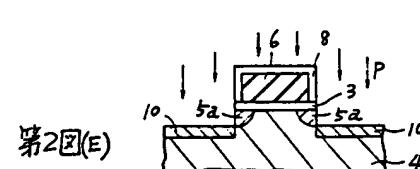
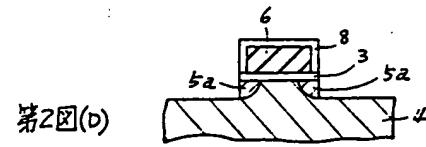
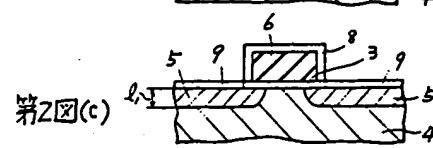
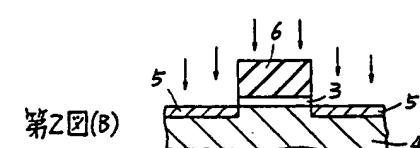
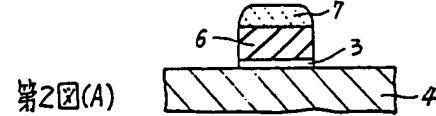
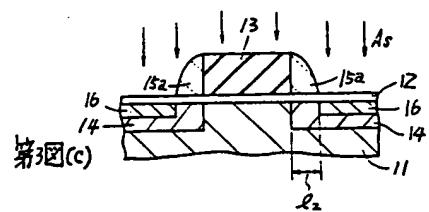
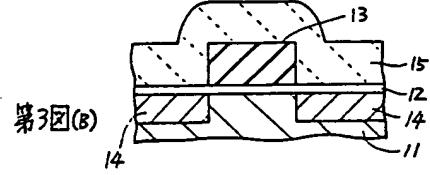
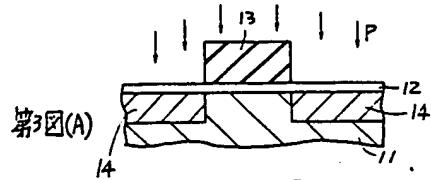
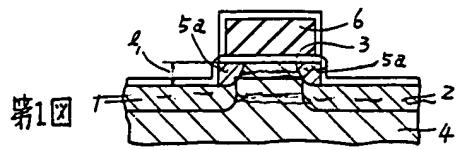
特許出願人 日本ピクター株式会社

代表者 坂木 邦夫

更に、本実施例のMOSトランジスタにおいて、第1図に示す低濃度不純物拡散層5の長さ l_1 を決定しているのは、低濃度不純物を拡散させるために行う、イオン注入後の熱処理である。不純物であるリンは等方的に拡散するが、拡散の広がり、つまり拡散の深さは熱処理の温度及び時間により精密に制御することが可能であり、バラツキも非常に小さいものである。

(発明の効果)

以上の如く、本発明になるMOSトランジスタは、ドレイン及びソースのうち、少なくともドレインが、ゲート絶縁膜に対し、前記ゲート絶縁膜端部下方の半導体基板に形成された低濃度不純物拡散層を介して設けられるようにしたので、従来技術によるLDD構造と同等の高信頼性が得られる上、低濃度不純物拡散層の長さを高精度、高均一性をもって制御することが可能であるため、相互コンダクタンス及びドレイン耐圧において、高い制御性及び均一性を得ることができるといった特長を有する。



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.